

MISE en OEUVRE DES CODEURS SSI

Les codeurs des séries 22Y ou 25Y disposent d'une interface série synchrone.

Le maître fournit une horloge et lit les 12 bits formant la position actuelle du codeur.

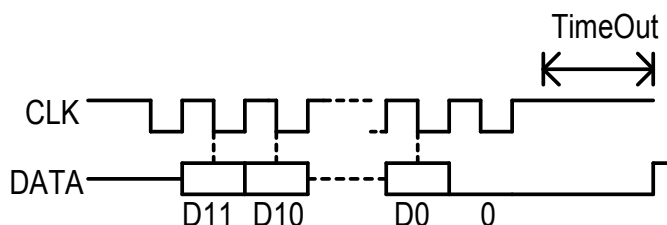
Le codeur ne dispose pas de signal de validation comme un « chip select » et doit être resynchronisé à chaque transmission.

La resynchronisation est effectuée par la mise à l'état haut du signal d'horloge « CLK » pendant un temps dit « TimeOut ».

Ceci a pour conséquence d'imposer des temps limites sur CLK, en effet une horloge trop lente pourrait être interprétée comme un TimeOut.

La durée à l'état bas de CLK doit être comprise entre 25ns et 16µs

La durée à l'état haut de CLK doit être comprise entre 25ns et 16µs.



D'autre part les 12 bits sont transmis selon un code Gray réduit, symétrique par rapport à la valeur médiane.

Exemple de code (microchip XC8) :

```
typedef union { // conversion et découpage d'un int en
bytes
    struct {
        unsigned char low, high;
    };
    int valInt;
} valueInt;

unsigned int grayToBinary(unsigned int num) {
    unsigned int mask;
    for (mask = num >> 1; mask != 0; mask = mask
>> 1) {
        num = num ^ mask;
    }
    return num;
}

int main(int argc, char** argv) {
    valueInt dataVal;
    init();
    while (1) {
        dataVal.valInt = 0; // variable qui va contenir la
valeur lue sur le codeur SSI
        clk = 0;
        __delay_us(1); // la durée à l'état bas doit etre
entre 25ns et TimeOut
        for (char i = 0; i < 12; i++) {
            clk = 1;
            __delay_us(1); // la durée à l'état haut doit
etre entre 25ns et TimeOut
            clk = 0;
            // la durée à l'état bas doit etre entre 25ns et
TimeOut
            dataVal.valInt = (dataVal.valInt << 1) |
data; // le premier bit transmis est D11
            // __delay_us(1); // la durée à l'état bas doit
etre entre 25ns et TimeOut
            // donc ne pas rajouter de délai si la durée du
décalage est suffisamment longue
        }
        // Un dernier coup de clock, mais sans décalage
        clk = 1;
        __delay_us(1); // la durée à l'état haut doit etre
entre 25ns et TimeOut
    }
}
```

```

clk = 0;
__delay_us(1); // la durée à l'état haut doit être
entre 25ns et Timeout
clk = 1;
//
__delay_us(17); // Timeout de 16µs mini
permettant la resynchronisation pour la demande
suivante
//
dataVal.valInt = grayToBinary(dataVal.valInt);

while (BusyUSART());
WriteUSART(dataVal.high); // par exemple sortie
sur UART du MSB
while (BusyUSART());
WriteUSART(dataVal.low); // par exemple sortie
sur UART du LSB

}

```

Exemple d'interface :

Les lignes CLK et DATA étant symétriques une conversion de type RS422 est nécessaire

